



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto  
is a true copy from the records of the Korean Intellectual  
Property Office.

출원번호 : 10-2002-0049850  
Application Number

출원년월일 : 2002년 08월 22일  
Date of Application AUG 22, 2002

출원인 : 엘지.필립스 엘시디 주식회사  
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003      년      04      월      03      일

특      허      청  
COMMISSIONER



## 【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0001
【제출일자】	2002.08.22
【국제특허분류】	G02F 1/133
【발명의 명칭】	일체화된 액정표시소자 제조라인 및 이를 이용한 액정표시소자 제조방법
【발명의 영문명칭】	FULL IN-LINE STRUCTURE OF LIQUID CRYSTAL DISPLAY DEVICE AND FABRICATING METHOD USING THEREOF
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	1999-055150-5
【발명자】	
【성명의 국문표기】	변용상
【성명의 영문표기】	BYUN,Young Sang
【주민등록번호】	650802-1057140
【우편번호】	730-755
【주소】	경상북도 구미시 구평동 진평대우아파트 105동 1302호
【국적】	KR
【발명자】	
【성명의 국문표기】	채경수
【성명의 영문표기】	CHAE,Kyung Su
【주민등록번호】	690130-1332914
【우편번호】	702-849
【주소】	대구광역시 북구 읍내동 1366-2 보성아파트 105동 602호
【국적】	KR

1020020049850

출력 일자: 2003/4/4

【취지】

특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 디  
리인 박장  
원 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 17 면 17,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 0 항 0 원

【합계】 46,000 원

【첨부서류】

1. 요약서·명세서(도면)\_1통

**【요약서】****【요약】**

본 발명은 배향막 형성라인, 스페이서 산포라인, 실링재 도포라인, 합착라인, 가공라인, 액정층 형성라인 및 검사라인을 일체화한 액정표시소자의 풀인라인을 제공한다. 이러한 제조라인의 일체화에 의해 제조비용을 대폭 감소시킬 수 있으며 제조시간을 단축할 수 있게 된다. 이러한 본 발명은 액정적하방식 액정표시소자의 제조방법에도 동일하게 적용될 수 있다.

**【대표도】**

도 8

**【색인어】**

액정표시소자, 제조라인, 일체화, 풀인라인, 액정적하

**【명세서】****【발명의 명칭】**

일체화된 액정표시소자 제조라인 및 이를 이용한 액정표시소자 제조방법{FULL IN-LINE STRUCTURE OF LIQUID CRYSTAL DISPLAY DEVICE AND FABRICATING METHOD USING THEREOF}

**【도면의 간단한 설명】**

도 1은 일반적인 액정표시소자의 구조를 나타내는 평면도.

도 2는 액정표시소자의 한 화소의 구조를 나타내는 단면도.

도 3은 종래 액정표시소자의 제조방법을 나타내는 흐름도.

도 4(a)~도 4(d)는 종래 액정표시소자의 제조라인을 나타내는 도면.

도 5는 본 발명에 따른 액정주입방식 액정표시소자의 제조방법을 나타내는 흐름도.

도 6(a) 및 도 6(b)는 본 발명에 따른 액정주입방식 액정표시소자의 제조라인을 나타내는 도면.

도 7는 본 발명에 따른 액정적하방식 액정표시소자의 제조방법을 나타내는 흐름도.

도 8은 본 발명에 따른 액정적하방식 액정표시소자의 제조라인을 나타내는 도면.

**【발명의 상세한 설명】****【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

<9> 본 발명은 액정표시소자 제조라인에 관한 것으로, 특히 액정표시소자의 제조라인을 하나의 라인으로 일체화함으로써 제조장비의 숫자를 최소화하고 제조장비의 공간배치를

최소화하여 제조비용을 절감시키며 제조시간을 단축시킬 수 있는 액정표시소자의 제조라인 및 이를 이용한 액정표시소자 제조방법에 관한 것이다.

<10> 액정표시소자(Liquid Crystal Display device)는 투과형 평판표시장치로서, 핸드폰(mobile phone), PDA, 노트북컴퓨터와 같은 각종 전자기기에 널리 적용되고 있다. 이러한 LCD는 경박단소화가 가능하고 고화질을 구현할 수 있다는 점에서 다른 평판표시장치에 비해 현재 많은 실용화가 이루어지고 있는 실정이다. 더욱이, 디지털TV나 고화질TV, 벽걸이용 TV에 대한 요구가 증가함에 따라 TV에 적용할 수 있는 대면적 LCD에 대한 연구가 더욱 활발히 이루어지고 있다.

<11> 일반적으로 LCD는 액정분자를 동작시키는 방법에 따라 몇 가지 방식으로 나눌 수 있지만, 현재에는 반응속도가 빠르고 잔상이 적다는 점에서 주로 액티브매트릭스(active matrix) 박막트랜지스터(Thin Film Transistor) LCD가 주로 사용되고 있다.

<12> 도 1에 상기 TFT LCD의 패널(1) 구조가 도시되어 있다. 도면에 도시된 바와 같이, 액정패널(1)에는 종횡으로 배열되어 복수의 화소를 정의하는 복수의 게이트라인(3)과 데이터라인(5)이 형성되어 있다. 각 화소 내에는 스위칭소자인 박막트랜지스터(Thin Film Transistor)가 배치되어 상기 게이트라인(3)을 통해 주사신호가 입력되는 경우 스위칭되어 데이터라인(5)을 통해 입력되는 신호를 액정층(9)에 인가한다. 도면에서, 도면부호 11은 축적캐패시터로서, 입력되는 데이터신호를 다음 주사신호의 인가시까지 유지하는 역할을 한다.

<13> 상기와 같은 구성된 액정패널(1)의 구조를 도 2에 도시된 단면도를 참조하여 더욱 상세히 설명한다. 이때, 도면에는 다수의 화소중 하나의 화소만을 도시하였다.

- <14> 도면에 도시된 바와 같이, 유리와 같은 투명한 절연물질로 이루어진 하부 기판(20) 상에는 금속으로 이루어진 게이트전극(22)이 형성되어 있으며, 상기 게이트전극(22)이 형성된 기판(20) 전체에 걸쳐서 게이트절연층(24)이 적층되어 있다. 게이트절연층(24) 위에는 반도체층(26)이 형성되어 있으며, 그 위에 금속으로 이루어진 소스/드레인전극(28)이 형성되어 있다. 한편, 화소의 화상표시영역에는 ITO(Indium Tin Oxide)와 같은 투명한 금속으로 이루어진 화소전극(30)이 형성되어, 상기 소스/드레인전극(28)과 전기적으로 접속되며, 그 위에 보호층(passivation layer; 32)이 적층되어 있다.
- <15> 또한, 상부 기판(40)에는 화소의 화상 비표시영역, 즉 화소와 화소 사이 및 TFT영역으로 광이 누설되어 화질이 저하되는 것을 방지하기 위한 광차단층인 블랙매트릭스(42)가 형성되어 있으며, 화상표시영역에는 실제 컬러를 구현하는 컬러필터층(44)이 형성되어 있다. 상기 블랙매트릭스(42)와 컬러필터층(44) 위에는 ITO와 같은 투명한 금속으로 이루어진 공통전극(46)이 형성되어 있다.
- <16> 상기와 같이, 박막트랜지스터가 형성된 하부 기판(20)과 컬러필터층(44)이 형성된 상부 기판(40)은 그 사이에 위치한 스페이서(spacer; 52)에 의해 일정한 셀갭(cell gap)을 유지하며, 그 사이에 액정이 주입되어 액정층(50)이 형성된다.
- <17> 또한, 도면에는 도시하지 않았지만, 상기 하부 기판(20)의 보호층(32) 및 상부기판(40)의 공통전극(46) 위에는 각각 액정층(50)의 액정분자를 배향하기 위한 배향막이 적층되어 있다.
- <18> 상기와 같이, 구성된 액정패널(1)에서는 게이트라인(3)을 통해 외부로부터 입력되는 주사신호가 입력됨에 따라 반도체층(26)이 활성화되어 채널층이 형성되며, 이 채널층을 통해 데이터라인(5)으로부터 입력되는 데이터신호가 액정층(50)에 인가된다. 한편,

도 1에 도시된 바와 같이 횡으로 배열된 게이트라인(3)에는 복수의 화소에 배치된 TFT의 게이트전극(22)이 각각 접속되어 있다. 따라서, 게이트라인(3)에 주사신호가 인가됨에 따라 해당 게이트라인(3)과 접속된 복수의 TFT의 반도체층이 활성화되며, 이 상태에서 데이터라인(5)을 통해 데이터신호가 입력됨에 따라 해당 화소의 액정층(50)이 동작하게 된다.

<19>       상기한 바와 같은 액정표시소자의 제조공정은 크게 하부기판(20)에 박막트랜지스터(7)를 형성하는 박막트랜지스터 어레이공정과 상부기판(40)에 컬러필터(44)를 형성하는 컬러필터공정 및 셀(Cell)공정으로 구분될 수 있는데, 이러한 액정표시소자의 공정을 도 3을 참조하여 설명하면 다음과 같다.

<20>       우선, 박막트랜지스터 어레이공정에 의해 하부기판(20)상에 배열되어 화소영역을 정의하는 복수의 게이트라인(3) 및 데이터라인(5)을 형성하고 상기 화소영역 각각에 상기 게이트라인(3)과 데이터라인(5)에 접속되는 구동소자인 박막트랜지스터(7)를 형성한다(S101). 또한, 상기 구동소자 어레이공정을 통해 상기 박막트랜지스터에 접속되어 박막트랜지스터를 통해 신호가 인가됨에 따라 액정층(50)을 구동하는 화소전극(30)을 형성한다.

<21>       상부기판(40)에는 컬러필터공정에 의해 컬러를 구현하는 R,G,B의 컬러필터층(44)과 공통전극(46)을 형성한다(S104).

<22>       이어서, 상기 상부기판(20) 및 하부기판(40)에 각각 배향막을 도포한 후 상부기판(20)과 하부기판(40) 사이에 형성되는 액정층의 액정분자에 배향규제력 또는 표면고정력(즉, 프리틸트각(Pretilt Angel)과 배향방향)을 제공하기 위해 상기 배향막을 러빙(Rubbing)한다(S102,S105). 그 후, 하부기판(20)에 셀갭(Cell Gap)을 일정하게 유지하기

위한 스페이서(52)를 산포하고 상부기판(40)의 외곽부에 실링재를 도포한 후 상기 하부기판(20)과 상부기판(40)에 압력을 가하여 합착한다(S103, S106, S107).

<23> 한편, 상기 하부기판(20)과 상부기판(40)은 대면적의 유리기판으로 이루어져 있다. 다시 말해서, 대면적의 유리기판에 복수의 패널(Panel)영역이 형성되고, 상기 패널영역 각각에 구동소자인 TFT 및 컬러필터층이 형성되기 때문에 날개의 액정패널을 제작하기 위해서는 상기 유리기판을 절단, 가공해야만 한다(S108). 이후, 상기와 같이 가공된 개개의 액정패널에 액정주입구를 통해 액정을 주입하고 상기 액정주입구를 봉지하여 액정층(50)을 형성한 후 각 액정패널을 검사함으로써 액정표시소자를 제작하게 된다(S109, S110).

<24> 상기와 같이, 액정표시소자는 박막트랜지스터 어레이공정과 컬러필터공정 및 셀공정을 통해 완성된다. 이러한 각 공정은 실질적으로 별개의 공정라인에서 이루어진다. 즉, 별개의 박막트랜지스터 어레이공정라인(이하, TFT라인이라 한다)과 컬러필터공정라인(이하, C/F라인이라 한다)에서 TFT기판과 C/F기판이 제작되며, 이 TFT기판과 C/F기판이 또 다른 별개의 셀공정라인에서 합착되고 가공되어 액정패널이 완성되는 것이다. 또한, 상기 TFT기판라인과 C/F기판라인 및 셀공정라인 역시 하나의 공정라인으로 이루어진 것이 아니라 복수의 라인으로 이루어져 있다.

<25> 도 4(a)~도4(d)에 도 3에 도시된 공정을 실질적으로 수행하는 액정표시소자의 제조라인이 도시되어 있다. 도면에서, 도 4(a) 및 도 4(b)는 각각 TFT라인 및 C/F라인의 한부분이고, 도 4(c)와 도 4(d)는 셀공정라인을 나타낸다.

<26> 우선, 도 4(a)에 도시된 바와 같이, TFT라인에서 박막트랜지스터가 형성된 하부기판(20)은 배향막형성라인, 러빙라인 및 스페이서 산포라인을 거친다. 도면에 도시된 바

와 같이, 상기 배향막형성라인에서는 박막트랜지스터(7)가 형성된 하부기판(20)을 세정하고 배향막을 적층한 후 고온으로 열을 가하여 상기 배향막을 소성한다. 또한, 러빙라인에서는 하부기판(20)에 형성된 배향막에 러빙을 실행하여 배향규제력을 형성하며, 스페이서 산포라인에서는 배향막이 형성된 하부기판(20)을 세정한 후 그 위에 볼스페이서와 같은 스페이서를 산포한다.

<27> 한편, 도 4(b)에 도시된 바와 같이, C/F라인에서 컬러필터층(42)이 형성된 하부기판(40) 역시 상부기판(20)과 마찬가지로 배향막형성라인 및 러빙라인을 통해 기판(40)상에 배향규제력이 제공된 배향막이 형성되며, 실링재도포라인을 통해 하부기판(20)과 상부기판(40)을 합착하기 위한 실링재가 상부기판(40)의 외곽부에 도포된다.

<28> 일반적으로 배향막 형성라인과 러빙라인, 러빙라인과 스페이서 산포라인, 러빙라인과 실링재 도포라인은 연속 라인이 아니다. 도면에는 도시하지 않았지만, 도 4(a) 및 도 4(b)에 도시된 각 공정라인 사이에는 해당 공정이 완료된 기판(20,40)을 다음 공정라인으로 옮기기 위한 수단, 예를 들면 로봇과 같은 장치(loader 또는 unloader)가 설치되어 있다.

<29> 도 4(a)에 도시된 배향막 형성라인과 스페이서 산포라인 및 도 4(b)에 도시된 배향막 형성라인과 실링재 도포라인은 TFT라인 및 C/F라인이다. 그 이유는 박막트랜지스터의 형성공정, 배향막의 형성과 러빙공정, 스페이서 산포공정은 하부기판(20)에 실행되는 공정이며, 컬러필터 형성공정, 배향막의 형성 및 러빙공정, 실링재도포공정은 상부기판(20)에 실행되는 공정으로서, 각 기판(20,40)에 독립적으로 실행되는 공정이고 이후의 공정은 상기 하부기판(20) 및 상부기판(40)이 대상으로 되는 공정이기 때문이다.

- <30>      상기와 같이, 제작된 TFT기판(TFT라인을 거친 하부기판) 및 C/F기판(C/F라인을 거친 상부기판)은 도 4(c)에 도시된 합착라인에 입력된다. 이 입력된 TFT기판과 C/F기판은 서로 정렬된 상태에서 압력이 인가되어 서로 합착되며, 상기 합착된 기판에 열이 인가되어 실링재가 경화된다. 상기 합착라인을 통과한 기판(합착된 기판)은 절단라인에서 단위 패널로 절단(cutting)된다.
- <31>      상기 절단라인에서 가공된 단위 패널은 도 4(d)에 도시된 바와 같이 연마라인에 입력되어 연마된 후 세정된다. 이 연마된 단위 패널은 액정주입라인으로 입력되어 단위 패널의 액정주입구를 통해 액정이 주입된 후 봉지제에 의해 액정주입구가 봉지된다. 봉지된 단위 액정패널은 검사라인에서 세정된 후 최종검사를 거쳐 액정패널이 완성된다.
- <32>      상기한 바와 같이, 종래 액정표시소자의 제조라인에서는 TFT라인과 C/F라인에서 하부기판(20)과 상부기판(40)에 각각 배향막을 형성하고 스페이서를 산포하거나 실링재를 도포한 후, 합착 및 절단라인을 통해 합착된 단위 패널을 형성하며 상기 단위 패널에 액정을 주입하고 검사하여 액정패널을 완성하게 된다.
- <33>      통상적으로 도 4(a)에 도시된 배향막형성 및 스페이서 산포라인과 도 4(b)에 도시된 배향막형성 및 실링재 도포라인은 공간적으로 평행하게 배치하는 것이 바람직하다. 그 이유는 배향막형성 및 스페이서 산포라인과 배향막형성 및 실링재 도포라인에서 출력되는 TFT기판과 C/F기판은 유사한 공정으로 이루어지며 완성된 TFT기판 및 C/F기판이 서로 대응하여 합착라인 및 절단라인을 통해 액정패널을 형성하므로 상기 배향막형성 및 스페이서 산포라인과 배향막형성 및 실링재 도포라인을 평행하게 배치함으로써 효과적으로 공정을 진행할 수 있게 된다.

<34> 또한, 도 4(c)에 도시된 합착 및 절단라인과 도 4(d)에 도시된 연마 및 액정주입라인은 배향막형성 및 스페이서 산포라인과 배향막형성 및 실링재 도포라인과는 별개로 배치된다. 따라서, 배향막형성 및 스페이서 산포라인과 배향막형성 및 실링재 도포라인에서 출력된 TFT기판과 C/F기판은 각각 제1이송장치 및 제2이송장치에 탑재되어 합착 및 절단라인으로 이동하며, 로봇과 같은 장치에 의해 제1이송장치 및 제2이송장치에 탑재된 TFT기판과 C/F기판이 합착 및 절단라인으로 입력된다. 또한, 합착 및 절단라인에서 가공된 단위 패널 역시 제3이송장치에 탑재되어 연마 및 액정주입라인으로 이동하여 공정을 진행할 수 있게 된다.

<35> 상기 이송장치는 라인과 라인 사이를 자동으로 이동하여 기판을 각 라인으로 이송하는 것으로, 카세트에 의해 고정되는 복수의 기판(또는 액정패널)을 탑재하여 이송한다.

<36> 상기와 같이, 도 4(a)~도 4(d)에 각각 도시된 제조라인들은 제조공장내에 별개로 배치되어 있으므로, 대단히 넓은 공간을 필요로 하며, 이것은 액정표시소자의 제조비용을 증가시키는 요인이 된다. 또한, 하나의 제조라인내에서도 각 공정을 진행하기 위해서는 로봇과 같은 장치(loader 또는 unloader)가 필요하게 되어 역시 액정표시소자의 제조비용이 증가하는 요인이 된다.

<37> 더욱이, 각 제조라인 사이를 자동 이송장치가 운행하여 기판(또는 패널)을 운송하는데, 상기 자동 이송장치는 대단히 고가의 장비로서 액정표시소자의 제조비용을 상승시킬 뿐만 아니라 자동 이송장치의 운행시간에 의한 공정지연이 발생하는 문제도 있었다.

**【발명이 이루고자 하는 기술적 과제】**

- <38> 본 발명은 상기한 점을 감안하여 이루어진 것으로, 액정표시소자의 제조라인을 하나의 라인으로 일체화함으로써 비용을 대폭 절감할 수 있는 일체화된 액정표시소자 제조라인을 제공하는 것을 목적으로 한다.
- <39> 본 발명의 다른 목적은 제조라인을 일체화함으로써 신속한 액정표시소자의 제조가 가능한 일체화된 액정표시소자 제조라인을 제공하는 것이다.
- <40> 상기한 목적을 달성하기 위해, 본 발명의 일관점에 따른 액정표시소자 제조방법은 박막트랜지스터기판과 컬러필터기판이 교대로 입력되어 배향규제력이 형성된 배향막이 형성하는 배향막 형성라인과, 배향막이 형성된 박막트랜지스터기판이 입력되어 상기 박막트랜지스터기판상에 스페이서를 산포하는 스페이서 산포라인과, 배향막이 형성된 컬러필터기판이 입력되어 실링재가 도포되는 실링재 도포라인과, 상기 박막트랜지스터기판 및 컬러필터기판이 입력되어 합착되는 합착라인과, 합착된 박막트랜지스터기판 및 컬러필터기판이 입력되어 복수의 단위 패널로 분리하는 가공라인과, 각각의 단위 패널로 액정을 주입하는 액정충 형성라인으로 구성되며, 상기 배향막 형성라인, 스페이서 산포라인, 실링재 도포라인, 합착라인, 가공라인 및 액정충 형성라인은 일체화된 것을 특징으로 한다.
- <41> 또한, 본 발명의 다른 관점에 따른 액정표시소자 제조라인은 박막트랜지스터기판과 컬러필터기판이 교대로 입력되어 배향규제력이 형성된 배향막이 형성하는 배향막 형성라인과, 배향막이 형성된 박막트랜지스터기판이 입력되어 상기 박막트랜지스터기판상에 액정을 적하하는 액정적하라인과, 배향막이 형성된 컬러필터기판이 입력되어 실링재가 도포되는 실링재 도포라인과, 상기 박막트랜지스터기판 및 컬러필터기판이 입력되어 합

작되는 합착라인과, 합착된 박막트랜지스터기판 및 컬러필터기판이 입력되어 복수의 단위 패널로 분리하는 가공라인으로 구성되며, 상기 배향막 형성라인, 액정적하라인, 실링재 도포라인, 합착라인, 가공라인은 일체화된 것을 특징으로 한다.

<42> 또한, 본 발명에 따른 액정표시소자 제조방법은 일체화된 제조라인에 박막트랜지스터기판 및 컬러필터기판을 교대로 입력하는 단계와, 상기 박막트랜지스터기판 및 컬러필터기판에 배향막을 교대로 형성하는 단계와, 박막트랜지스터기판에 스페이서를 산포하는 단계와, 컬러필터기판에 실링재를 도포하는 단계와, 상기 박막트랜지스터기판 및 컬러필터기판을 합착하는 단계와, 합착된 박막트랜지스터기판 및 컬러필터기판을 가공하여 복수의 단위 패널로 분리하는 단계와, 상기 분리된 각각의 단위 패널에 액정층을 형성하는 단계로 구성된다.

#### 【발명의 구성 및 작용】

<43> 본 발명에서는 일체화된 제조라인을 제공한다. 이러한 일체화된 제조라인을 본 명세서에서는 인라인(in-line)이라고 명명할 것이다. 박막트랜지스터 형성공정과 컬러필터 형성공정을 제외한 전 공정을 일체화한다는 관점에서 본 발명은 액정표시소자의 풀라인(full in-line)을 제공한다.

<44> 본 발명에서는 TFT기판의 배향막형성 및 스페이서 산포라인, C/F기판의 배향막형성 및 실링재 도포라인, 합착라인, 액정주입라인을 인라인으로 형성하므로, 기판을 이송하기 위한 자동 이송장치가 필요없게 된다. 또한, 본 발명에서는 각 라인의 공정들, 예를 들면 배향막형성라인과 스페이서 산포라인, 배향막도포 및 실링재도포라인, 합착라인과 절단라인, 연마라인과 액정주입라인을 하나의 라인으로 형성하기 때문에, 라인들 사이에 기판 또는 패널을 옮기는 로봇트와 같은 특정 장치가 필요없게 된다.

<45>       상기와 같이 액정표시소자 제조라인을 인라인으로 형성하기 때문에, 본 발명에서는 상기 인라인에 TFT라인과 C/F라인에서 각각 박막트랜지스터와 컬러필터층이 형성된 기판이 교대로 입력되어, 각 기판에 해당 공정이 진행된다.

<46>       또한, 본 발명은 액정주입방식의 제조방법에만 적용되는 것이 아니라, 근래 각광받고 있는 액정적하방식에 의한 제조방법에도 적용할 수 있을 것이다.

<47>       이하, 첨부한 도면을 참조하여 본 발명에 대해 더욱 상세히 설명한다.

<48>       도 5는 본 발명의 제조라인에 따라 제작되는 액정표시소자의 제조공정을 간략하게 나타내는 플로우차트이다. 도면에 도시된 바와 같이, TFT어레이공정(S201)과 컬러필터공정(S202)에서 박막트랜지스터와 컬러필터가 각각 형성된 TFT기판과 C/F기판에는 배향막이 도포되고 러빙되어 배향막이 배향규제력이 제공된다(S203). 도 3에 도시된 종래 액정표시소자의 제조공정과 비교하면, 종래에는 각각의 TFT기판과 C/F기판이 별개의 공정(즉, 별개의 라인)을 거쳐 배향막형성과 스페이서 산포 및 실링재도포가 이루어지지만, 본 발명에서는 동일한 공정(동일한 제조라인)에서 배향막형성과 스페이서 산포 및 실링재도포가 이루어진다.

<49>       이후, TFT기판상에 스페이서가 산포되고 C/F기판상에 실링재가 도포된 후 (S204, S205), 상기 TFT기판과 C/F기판이 합착되어 복수의 단위 액정패널을 포함하는 원판 단위의 액정패널이 형성된다(S206). 이어서, 상기 원판 단위의 액정패널을 단위 패널로 가공한 후(S207), 상기 단위 패널에 형성된 액정주입구를 통해 단위 패널 내부에 액정을 주입한다(S208). 상기와 같이, 액정이 주입된 단위 패널에 이상이 있는지를 검사하여 액정패널을 완성한다(S209).

<50> 도 6은 상기 제조방법을 수행하는 액정표시소자 제조라인을 나타내는 도면이다.

<51> 도면에 도시된 바와 같이, 본 발명의 액정표시소자 제조라인은 통합된 2개의 인라인으로 형성된다. 도 6(a)에 도시된 제조라인은 절단되기 전 원판 단위의 기판에 공정이 진행되는 제1라인이고 도 6(b)에 도시된 제조라인은 단위 액정패널로 절단되어 공정이 진행되는 제2라인이다. 물론, 본 발명의 액정표시소자의 제조라인은 원판 단위의 제1라인과 패널 단위의 제2라인이 하나로 일체화된 라인으로 구성할 수도 있지만, 설명의 편의를 위해 2개의 라인으로 나누어 설명한다. 그러나, 이것은 본 발명의 일례에 불과한 것으로, 본 발명을 한정하는 것은 아니며, 본 발명은 제1라인과 제2라인이 일체화된 인라인을 포함할 것이다.

<52> 도 6(a)에 도시된 바와 같이, 제1라인은 배향막 형성라인, 러빙라인, 스페이서 산포라인, 실링제 도포라인, 합착 및 절단라인으로 이루어져 있다. 상기 라인중에서 배향막 형성라인, 러빙라인, 합착 및 절단라인은 TFT기판과 C/F기판 모두를 대상으로 진행되는 라인이고 스페이서 산포라인은 TFT기판만을 대상으로 하는 라인이며 실링제 도포라인은 C/F기판을 대상으로 하는 라인이다.

<53> 상기 제1라인의 배향막 형성라인에는 TFT공정과 C/F공정에 의해 각각 박막트랜지스터와 컬러필터층이 형성된 TFT기판과 C/F기판이 교대로 입력된다. 이때, 상기 TFT기판과 C/F기판중 어떠한 기판이 먼저 입력될 수도 있지만, 도면에서는 TFT기판이 먼저 입력되는 것을 예로서 설명한다.

<54> 상기 제1라인의 배향막 형성라인으로 입력된 TFT기판은 세정작업을 거친 후 배향막이 도포되고 열이 인가되어 소성된다. TFT기판의 배향막 형성공정이 종료되면, 상기 TFT기판은 버퍼라인으로 입력되며, 동시에 상기 배향막 형성라인으로 C/F기판이 입력된다.

<55>      상기 버퍼라인은 TFT기판과 C/F기판을 동기화시키기 위한 것이다. 본 발명의 제조 라인에서는 TFT기판과 C/F기판이 일체화된 제조라인으로 교대로 입력되어 각각의 공정을 수행하기 때문에, TFT기판과 C/F기판의 공정이 종료되는 시간이 다르게 된다. 또한, 인접한 2개의 공정(라인)에서 소모되는 시간도 다르게 되므로, 시간차에 의해 TFT기판과 C/F기판 사이에 간섭이 발생하게 된다. 따라서, 하나의 공정이 종료된 TFT기판 및 C/F기판을 버퍼라인에 일정 시간 저장함으로써 TFT기판과 C/F시간을 동기화하는 것이다.

<56>      예를 들어, TFT기판의 배향막 형성공정이 종료되면, 상기 TFT기판은 러빙라인에 입력되고 C/F기판이 배향막 형성라인에 입력되는데, 상기 러빙라인과 배향막 입력라인의 공정시간에는 시간차가 발생하기 때문에, 배향막 형성공정이 종료된 C/F기판은 버퍼라인에 일정 시간 머무르게 된다.

<57>      상기한 바와 같이, 배향막 형성공정이 종료된 TFT기판은 버퍼라인에 일정 시간 동안 머물다가 러빙라인에 입력되어 배향막에 배향방향이 결정되며, C/F기판은 상기 배향막 형성공정에 입력된다. 상기 러빙라인에서 배향막의 배향방향이 결정된 TFT기판은 스페이서 산포라인으로 입력되며, 배향막이 형성된 C/F기판은 러빙라인으로 입력되어 배향막에 배향방향이 결정된다.

<58>      러빙공정 이후, TFT기판과 C/F기판은 서로 별개의 공정을 진행한다. 즉, TFT기판은 스페이서공정이 진행되고 C/F기판은 실링재 도포공정이 진행된다. 따라서, 러빙라인을 거친 TFT기판은 스페이서 산포라인에 입력되어 스페이서가 산포된 후, 실링재 도포라인에서는 어떠한 공정도 실행되지 않은 상태로 통과한다. 한편, C/F기판은 TFT기판의 스페이서 산포공정중에 러빙라인 후단의 버퍼에 대기하며, 스페이서 산포공정이 종료된 TFT

기판이 실링재 도포라인 후단의 버퍼라인에 대기한 상태에서 상기 C/F기판이 실링재 도포라인에 입력되어 기판 외곽부에 실링재가 도포된다.

<59> 실질적으로 본 발명에서는 상기 스페이서 산포라인과 실링재 도포라인의 순서가 바뀌는 것이 더 바람직할 수 있다. 그 이유는 TFT기판이 먼저 입력되는 경우, 러빙공정이 종료된 TFT기판이 실링재 도포라인을 그대로 통과하여 스페이서 산포라인에 입력되어 스페이서 산포공정이 진행되는 동안에 역시 러빙공정이 종료된 C/F기판이 실링재 도포라인에 입력되어 실링재 도포공정이 진행될 수 있기 때문이다. 다시 말해서, 실링재 도포라인을 스페이서 산포라인의 전단에 위치시키는 경우, TFT의 스페이서 산포공정과 C/F기판의 실링재 도포공정이 일정 시간 동안 동시에 진행되기 때문이며, 이러한 제조라인의 배치에 의해 더욱 신속한 제조공정이 가능하게 된다.

<60> 상기와 같이, 스페이서가 산포된 TFT기판과 실링재가 도포된 C/F기판은 합착 및 절단라인에 입력되어 서로 합착된 후 절단되어 단위 액정패널로 가공된 후 제2라인으로 입력된다.

<61> 배향막 형성라인, 러빙라인, 스페이서 산포라인, 실링재 도포라인, 합착 및 절단라인은 상기한 바와 같이 일체화된 인라인으로 이루어져 있으며, 그 사이에 버퍼라인이 준비되어 교대로 입력되는 TFT기판과 C/F기판을 동기화하여 단위 액정패널을 제작한다. 도면에는 비록 각각의 라인들이 기판의 진행방향에 설치되어 있는

것같이 도시되어 있지만, 이것은 설명의 편의를 위한 것이다. 실제 라인에서 기판은 기판 이송수단(예를 들면, 컨베이어)에 의해 진행되며, 각각의 라인들(예를 들면, 러빙라인, 스페이서 산포라인, 실링재 도포라인, 합착 및 절단라인)은 상기 기판이송수단 근처에 설치되어 진행되는 기판이 해당 라인에 입력됨으로써 해당 공정이 진행되며, 공정이 종료되면 다시 상기 기판이송수단에 의해 다음 기판으로 이동하는 것이다.

<62> 도 6(b)에 도시된 바와 같이, 제2라인은 연마라인, 액정주입라인 및 검사라인으로 이루어진다. 제1라인의 합착 및 절단공정에 의해 가공된 단위 패널은 제2라인의 연마공정라인에 입력되어, 연마된 후, 액정주입라인에서 액정이 주입되고 액정주입구가 봉지되어 액정층을 형성한다. 그 후, 액정층이 형성된 단위 액정패널을 검사하여 액정패널을 완성하게 된다.

<63> 상술한 바와 같이, 본 발명에서는 일체화된 인제조라인에 TFT기판 및 C/F기판이 입력되어 액정패널을 완성하게 된다. 종래의 제조라인의 경우 원판 단위의 기판을 가공하기 위해 2개의 제조라인이 필요한 반면에, 본 발명에서는 일체화된 하나의 라인에 의해 공정이 진행된다. 따라서, 종래의 제조라인에 비해 라인숫자를 감소시킬 수 있게 되어 제조비용을 절감할 수 있게 된다. 예를 들어, 종래의 제조라인에서는 TFT기판과 C/F기판상에 배향막을 형성하기 위해서는 2개의 배향막 라인이 필요한 반면에 본 발명에서는 하나의 배향막 라인을 이용하여 TFT기판과 C/F기판상에 배향막을 형성할 수 있게 되므로, 장비의 설치비용을 절감할 수 있으며 장비가 설치되는 공간을 최소화할 수 있게 되어 결과적으로 액정표시소자의 제조비용을 절감할 수 있게 된다.

<64> 또한, 본 발명에서는 라인과 라인에 기판 또는 액정패널을 이송시키는 고가의 자동 이송장치가 필요없게 되므로, 액정표시소자의 제조비용을 더욱 절감할 수 있을 뿐만 아니라 제조시간을 대폭 단축할 수 있게 된다.

<65> 한편, 본 발명의 제조라인은 특정 구조의 액정표시소자에만 한정되는 것은 아니다. 예를 들면, TN(Twisted Nematic)모드 액정표시소자, IPS(In Plane Switching)모드 액정표시소자, 반사형 액정표시소자, 반투과형 액정표시소자와 같은 각종 구조의 액정표시소자도 본 발명의 제조라인에 의해 제작될 수 있을 것이다.

<66> 또한, 본 발명은 특정 공정의 액정표시소자 제조방법에만 적용되는 것은 아니다. 근래, 대면적 액정표시소자의 제작을 위해, 액정의 주입에 의해 액정층을 형성하지 않고 액정을 기판상에 직접 적하(dispensing)함으로써 액정층을 형성하는 액정방법이 소개되고 있는데, 본 발명의 제조라인은 이러한 액정적하방식에 의한 액정표시소자의 제조방법에도 적용될 수 있다. 액정적하방식은 기판(TFT기판 또는 C/F기판)상에 액정적하기(dispenser)를 이용하여 액정을 적하하고 기판의 합착시 인가되는 압력에 의해 액정이 기판 전체에 걸쳐 균일하게 분포하기 때문에, 액정주입방식에 비해 액정층이 신속하게 형성될 수 있으며 따라서 제조시간을 대폭 단축시킬 수 있다는 장점이 있다. 또한, 액정주입방식에서는 패널 단위로 액정을 주입하는데 비해, 액정적하방식에서는 원판 단위로 기판상에 형성된 복수의 패널영역에 액정을 적하하기 때문에 개개의 단위 액정패널에 액정을 주입시키는 종래의 방법에 비해 액정층 형성시간을 더욱 단축시킬 수 있게 된다.

<67> 도 7은 본 발명에 따른 액정적하방식 액정표시소자의 제조방법을 나타내는 흐름도이다.

<68> 도 7에 도시된 액정적하방식에 의한 액정표시소자의 제조방법과 도 4에 도시된 액정주입방식에 의한 액정표시소자의 제조방법을 비교하면, 액정적하방식이 적용된 제조방법에서는 스페이서산포공정이 없는 반면에 액정적하공정이 추가되어 있다. 이것은 액정적하방식이 적용된 제조방법에서는 스페이서가 주로 패턴스페이서(pattern spacer)로 형성되어 있으며, 이 패턴스페이서는 주로 TFT공정(또는 C/F공정)에서 형성되기 때문이다. 또한, 액정주입방식이 적용된 제조방법에서는 기판을 가공하여 단위 패넌을 형성한 후 각 단위 패넌에 액정층을 형성하지만, 액정적하방식이 적용된 제조방법에서는 액정층을 형성한 후 가공하여 단위 패넌을 형성한다.

<69> 상기와 같은 액정적하방식이 적용된 액정표시소자의 제조방법을 수행하는 제조라인이 도 8에 도시되어 있다.

<70> 도면에 도시된 바와 같이, 액정적하방식 액정표시소자의 제조라인은 배향막 형성라인, 러빙라인, 액정적하라인, 실링재 도포라인, 합착라인, 가공라인 및 검사라인이 일체로 형성되어 풀인라인을 이루고 있으며, 이 상기 풀인라인을 기판이 통과하면서 액정패넌이 완성된다.

<71> 상기 배향막 형성라인에는 TFT공정 및 C/F공정에 의해 박막트랜지스터와 컬러필터층이 각각 형성된 TFT기판과 C/F기판이 교대로 입력되어 배향막이 형성되며, 배향막이 형성된 TFT기판과 C/F기판이 러빙라인에 입력되어 각각의 배향막에 배향규제력이 제공된다. 이때, 각 라인 사이에 형성된 버퍼라인은 TFT기판과 C/F기판을 동기화하여 기판 사이에 간섭을 방지하기 위한 것이다.

<72> 배향방향이 결정된(배향규제력이 형성된) TFT기판(또는 C/F기판)은 액정적하라인에 입력되어 액정이 적하되며, C/F기판(또는 TFT기판)은 실링재 도포라인으로 입력되어 기

판 외곽부에 실링재가 도포된다. 이후, 상기 TFT기판과 C/F기판은 합착라인에 입력되어 압력에 의해 서로 합착된다. 이때, TFT기판(또는 C/F기판)에 적하된 액정은 상기 기판에 인가되는 압력에 의해 기판 전체에 걸쳐 균일하게 분포하게 된다. 합착된 기판은 가공라인에 의해 단위 패널로 가공되며, 이 가공된 단위 패널을 검사함으로써 액정패널을 완성하게 된다.

<73>        상기한 바와 같이, 본 발명의 액정표시소자 제조라인에서는 일체화된 풀인라인에 TFT기판 및 C/F기판이 교대로 입력되어 필요한 공정을 수행하게 된다. 종래의 액정표시소자 제조라인의 경우 TFT기판과 C/F기판이 별개의 라인에 의해 공정이 진행된 후 자동이송장치에 복수의 기판이 적재되어 합착라인으로 이송되어 합착공정이 진행되기 때문에, 각 기판의 공정진행을 위한 정보처리는 자동이송장치에 적재되는 복수의 기판 단위로 이루어진다. 다시 말해서, 2대의 이송용 자동이송장치에 각각 적재되어 이송되는 복수의 TFT기판과 C/F기판에 대한 정보가 각각 한 단위의 정보묶음으로 관리되며, 합착공정시 해당 기판들의 정보를 각 묶음의 정보로부터 입력받아 합착공정을 진행하는 것이다. 반면에, 본 발명에서는 TFT기판과 C/F기판이 제조라인에 교대로 입력되어 공정이 진행되기 때문에, 정보관리를 해당 기판 단위로 진행하게 된다.

<74>        상기한 본 발명의 설명에서는 액정표시소자의 구조를 한정하여 설명하였지만, 본 발명이 특정 구조의 액정표시소자의 구조에만 한정되는 것이 아니라 모든 액정표시소자의 구조에 적용될 수 있을 것이다. 또한, 스페이서는 박막트랜지터가 형성된 하부기판에 산포되고 실링재는 컬러필터층이 형성된 상부기판에 도포된다고 개시되어 있지만, 이러한 한정본 발명의 일례를 설명하는 것으로서, 스페이서는 상부기판에 산포될 수도 있

고 실링재는 하부기판에 도포될 수도 있다. 이러한 관점에서 액정적하방식의 액정표시소자에서도 액정의 적하가 컬러필터층이 형성되는 상부기판에 적하될 수도 있을 것이다.

#### 【발명의 효과】

<75> 상술한 바와 같이, 본 발명에서는 액정표시소자의 제조라인이 일체로 형성되어 있기 때문에, 제조라인의 설치공간을 최소화할 수 있을 뿐만 아니라 TFT기판과 C/F기판에 중복되는 라인을 제거할 수 있게 되어 액정표시소자의 제조비용을 절감할 수 있게 된다. 또한, 본 발명에서는 라인과 라인 사이에 운행되어 기판 또는 패널을 이송시키는 고가의 자동이송장치가 필요없게 되므로 더욱 효과적인 비용절감이 가능하게 된다.

<76> 또한, 본 발명에서는 라인과 라인 사이의 기판 또는 패널의 이송이 필요없게 되므로 신속한 액정표시소자의 제작이 가능하게 된다.

**【특허청구범위】****【청구항 1】**

제1기판과 제2기판이 교대로 입력되어 배향규제력이 형성된 배향막이 형성하는 배향막 형성라인;

배향막이 형성된 제1기판이 입력되어 상기 제1기판상에 스페이서를 산포하는 스페이서 산포라인;

배향막이 형성된 제2기판이 입력되어 실링재가 도포되는 실링재 도포라인;

상기 제1기판 및 제2기판이 입력되어 합착되는 합착라인;

합착된 제1기판 및 제2기판이 입력되어 복수의 단위 패널로 분리하는 가공라인; 및

각각의 단위 패널로 액정을 주입하는 액정충 형성라인으로 구성되며,

상기 배향막 형성라인, 스페이서 산포라인, 실링재 도포라인, 합착라인, 가공라인 및 액정충 형성라인은 일체화된 것을 특징으로 하는 액정표시소자 제조라인.

**【청구항 2】**

제1항에 있어서, 상기 제1기판은 박막트랜지스터가 형성된 박막트랜지스터기판이고 제2기판은 컬러필터층이 형성된 컬러필터기판인 것을 특징으로 하는 액정표시소자 제조라인.

**【청구항 3】**

제1항에 있어서, 상기 배향막 형성라인은,

교대로 입력되는 제1기판 및 제2기판에 배향막을 도포하는 배향막 도포라인;

도포된 배향막을 소성하는 소성라인; 및

소성된 배향막에 배향규제력을 제공하는 배향규제력 제공라인인 것을 특징으로 하는 액정표시소자 제조라인.

【청구항 4】

제3항에 있어서, 상기 배향규제력 제공라인은 배향막을 러빙하는 러빙라인인 것을 특징으로 하는 액정표시소자 제조라인.

【청구항 5】

제1항에 있어서, 상기 액정층 형성라인은,  
액정주입구를 통해 단위패널 내부로 액정을 주입하는 액정주입라인; 및  
상기 액정주입구를 봉지하는 봉지라인으로 이루어진 것을 특징으로 하는 액정표시소자 제조라인.

【청구항 6】

제1항에 있어서, 각각의 라인 사이에 설치되어 제1기판 및 제2기판을 동기화시키는 적어도 하나의 버퍼라인을 추가로 포함하는 것을 특징으로 하는 액정표시소자 제조라인.

【청구항 7】

제1항에 있어서, 액정층이 형성된 단위 패널을 검사하는 검사라인을 추가로 포함하는 것을 특징으로 하는 액정표시소자 제조라인.

【청구항 8】

박막트랜지스터가 형성된 제1원판 및 컬러필터층이 형성된 제2원판이 교대로 입력되어 각각의 원판에 배향막이 형성된 후, 상기 제1원판에는 스페이서가 산포되고 제2원

판에는 실링재가 도포되어 상기 제1원판 및 제2원판이 합착되며, 상기 합착된 제1원판과 제2원판을 가공하여 복수의 단위 패널로 분리하는 제1제조라인; 및

상기 분리된 각각의 단위 패널 내부에 액정을 주입하고 검사하여 액정패널을 형성하는 제2제조라인으로 구성된 액정표시소자 제조라인.

#### 【청구항 9】

제1기판과 제2기판이 교대로 입력되어 배향규제력이 형성된 배향막이 형성하는 배향막 형성라인;

배향막이 형성된 제1기판이 입력되어 상기 제1기판상에 액정을 적하하는 액정적하라인;

배향막이 형성된 제2기판이 입력되어 실링재가 도포되는 실링재 도포라인;

상기 제1기판 및 제2기판이 입력되어 합착되는 합착라인; 및

합착된 제1기판 및 제2기판이 입력되어 복수의 단위 패널로 분리하는 가공라인으로 구성되며,

상기 배향막 형성라인, 액정적하라인, 실링재 도포라인, 합착라인, 가공라인은 일체화된 것을 특징으로 하는 액정표시소자 제조라인.

#### 【청구항 10】

제9항에 있어서, 상기 제1기판은 박막트랜지스터가 형성된 박막트랜지스터기판이고 제2기판은 컬러필터층이 형성된 컬러필터기판인 것을 특징으로 하는 액정표시소자 제조라인.

**【청구항 11】**

제9항에 있어서, 상기 제1기판에는 패턴스페이서가 형성된 것을 특징으로 하는 액정표시소자 제조라인.

**【청구항 12】**

제9항에 있어서, 상기 배향막 형성라인은,  
교대로 입력되는 제1기판 및 제2기판에 배향막을 도포하는 배향막 도포라인;  
도포된 배향막을 소성하는 소성라인; 및  
소성된 배향막을 러빙하여 배향방향을 결정하는 러빙라인인 것을 특징으로 하는 액정표시소자 제조라인.

**【청구항 13】**

제9항에 있어서, 각각의 라인 사이에 설치되어 제1기판 및 제2기판을 동기화시키는 적어도 하나의 버퍼라인을 추가로 포함하는 것을 특징으로 하는 액정표시소자 제조라인

**【청구항 14】**

제9항에 있어서, 액정층이 형성된 단위 패널을 검사하는 검사라인을 추가로 포함하는 것을 특징으로 하는 액정표시소자 제조라인.

**【청구항 15】**

일체화된 제조라인에 제1기판 및 제2기판을 교대로 입력하는 단계;

상기 제1기판 및 제2기판에 배향막을 교대로 형성하는 단계;

제1기판에 스페이서를 산포하는 단계;

제 2기판에 실링재를 도포하는 단계;

상기 제1기판 및 제2기판을 합착하는 단계;

합착된 제1기판 및 제2기판을 가공하여 복수의 단위 패넬로 분리하는 단계; 및

상기 분리된 각각의 단위 패넬에 액정층을 형성하는 단계로 구성된 액정표시소자  
제조방법.

【청구항 16】

제15항에 있어서, 일체화된 제조라인으로 입력되는 제1기판에 박막트랜지스터를 형  
성하는 단계; 및

일체화된 제2제조라인에 입력되는 제2기판에 컬러필터층을 형성하는 단계를 추가로  
포함하는 것을 특징으로 하는 방법.

【청구항 17】

제15항에 있어서, 제1기판 및 제2기판에 배향막을 형성하는 단계는,

제 1기판 및 제2기판에 배향막을 교대로 도포하는 단계;

도포된 배향막을 소성하는 소성라인; 및

소성된 배향막에 배향규제력을 제공하는 단계로 이루어진 것을 특징으로 하는 방법

【청구항 18】

제15항에 있어서, 상기 액정층을 형성하는 단계는,

액정주입구를 통해 단위패넬 내부로 액정을 주입하는 단계; 및

상기 액정주입구를 봉지하는 단계로 이루어진 것을 특징으로 하는 방법.

## 【청구항 19】

제15항에 있어서, 제1기판 및 제2기판을 일정 시간 대기시켜 상기 제1기판 및 제2기판을 동기화시키는 단계를 추가로 포함하는 것을 특징으로 하는 방법.

## 【청구항 20】

제15항에 있어서, 액정층이 형성된 단위 패널을 검사하는 단계를 추가로 포함하는 것을 특징으로 하는 방법.

## 【청구항 21】

일체화된 제1제조라인에 제1기판 및 제2기판을 교대로 입력하여 상기 제1기판 및 제2기판에 배향막을 형성하며, 제1기판에 스페이서를 산포하고 제2기판에 실링재를 도포한 후 상기 제1기판 및 제2기판을 합착하고 합착된 제1기판 및 제2기판을 복수의 단위 패널로 분리하는 단계; 및

분리된 단위 패널을 일체화된 제2제조라인에 입력하여 상기 단위 패널에 액정층을 형성하고 액정층이 형성된 단위 패널을 검사하는 단계로 이루어진 것을 특징으로 하는 액정표시소자 제조방법.

## 【청구항 22】

일체화된 제조라인에 제1기판 및 제2기판을 교대로 입력하는 단계;

상기 제1기판 및 제2기판에 배향막을 교대로 형성하는 단계;

제1기판에 액정을 적하하는 단계;

제2기판에 실링재를 도포하는 단계;

상기 제1기판 및 제2기판을 합착하는 단계; 및

합착된 제1기판 및 제2기판을 가공하여 복수의 단위 패널로 분리하는 단계로 이루어진 액정표시소자 제조방법.

【청구항 23】

제22항에 있어서, 일체화된 제조라인으로 입력되는 제1기판에 박막트랜지스터를 형성하는 단계; 및

일체화된 제2제조라인에 입력되는 제2기판에 컬러필터층을 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 방법.

【청구항 24】

제22항에 있어서, 일체화된 제조라인으로 입력되는 제1기판에 패턴스페이서를 형성하는 단계를 추가로 포함하는 것을 특징으로 하는 방법.

【청구항 25】

제22항에 있어서, 제1기판 및 제2기판에 배향막을 형성하는 단계는,

제 1기판 및 제2기판에 배향막을 교대로 도포하는 단계;

도포된 배향막을 소성하는 소성라인; 및

소성된 배향막에 배향규제력을 제공하는 단계로 이루어진 것을 특징으로 하는 방법.

【청구항 26】

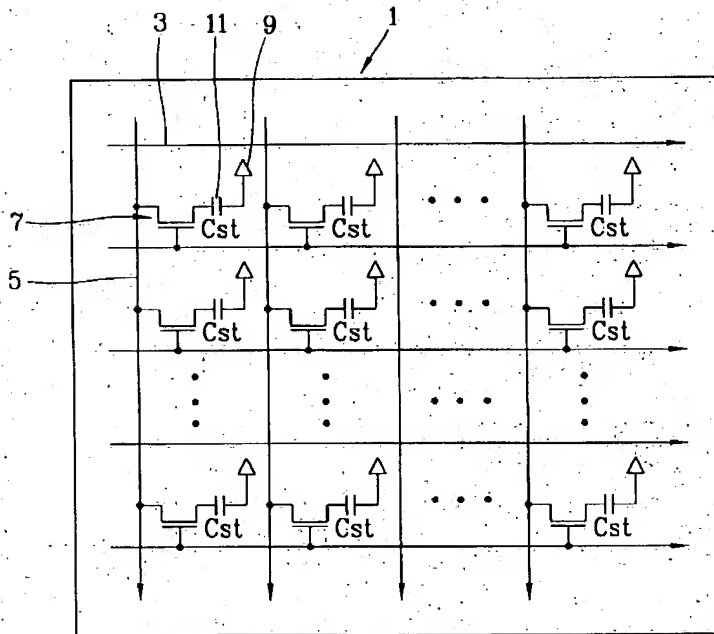
제22항에 있어서, 제1기판 및 제2기판을 일정 시간 대기시켜 상기 제1기판 및 제2기판을 동기화시키는 단계를 추가로 포함하는 것을 특징으로 하는 방법.

【청구항 27】

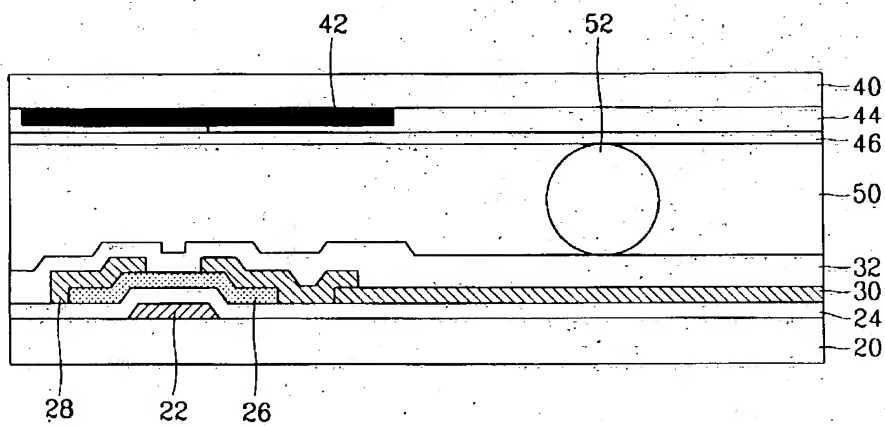
제22항에 있어서, 액정층이 형성된 단위 패널을 검사하는 단계를 추가로 포함하는 것을 특징으로 하는 방법.

【도면】

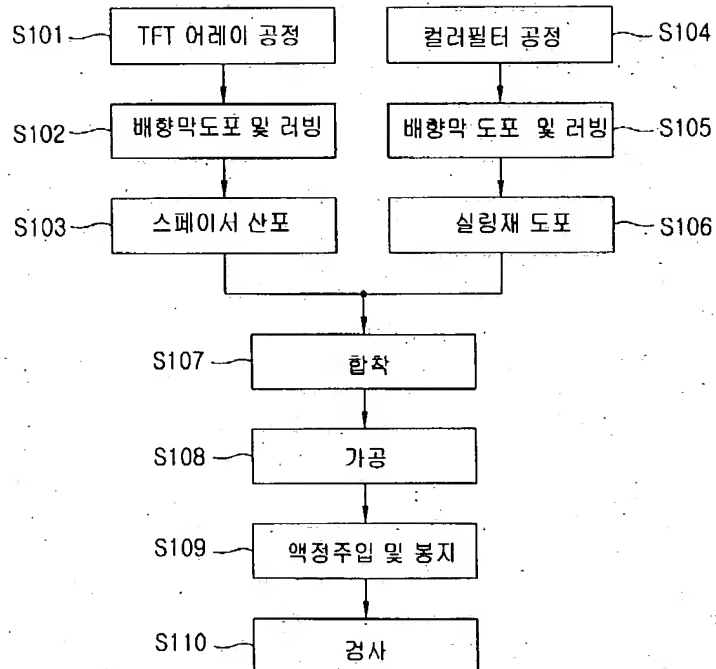
【도 1】



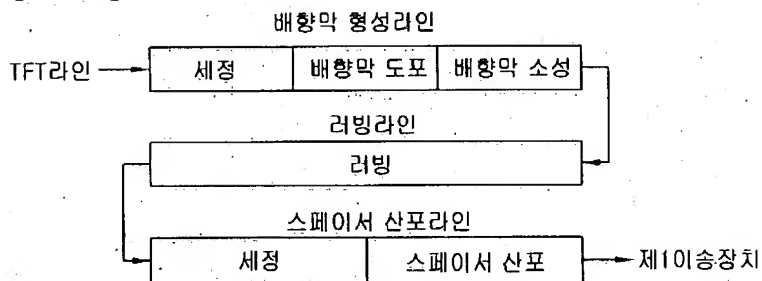
【도 2】



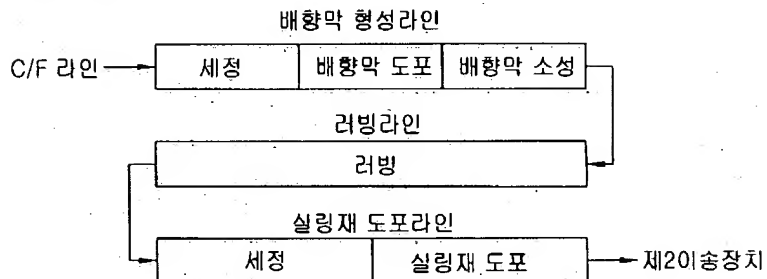
【도 3】



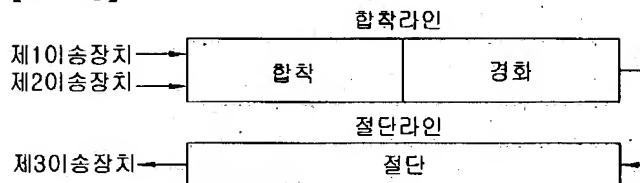
【도 4a】



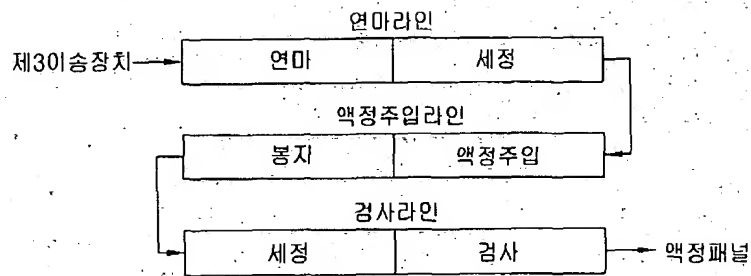
【도 4b】



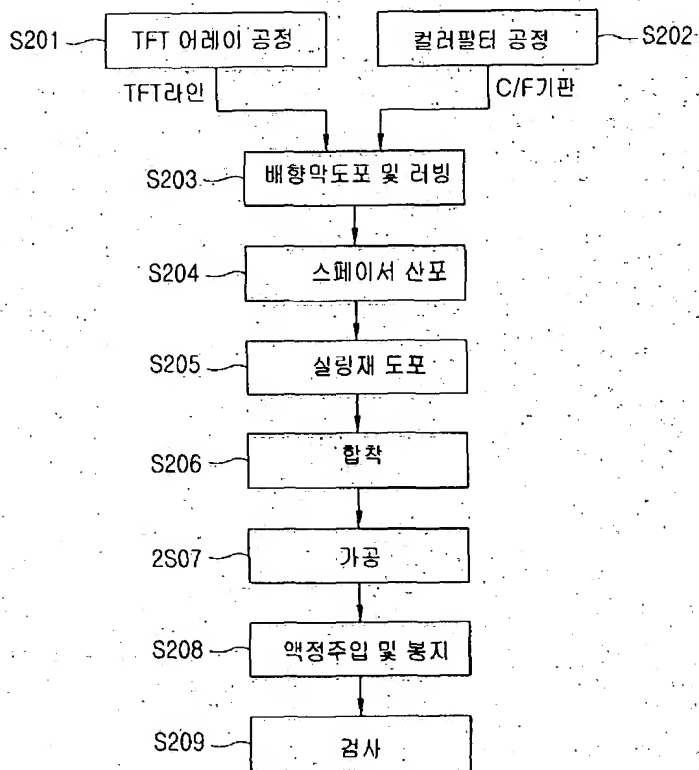
【도 4c】



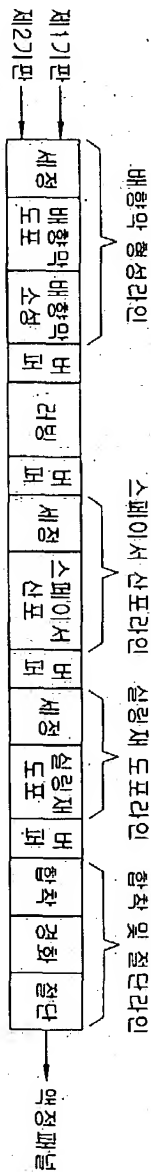
【도 4d】



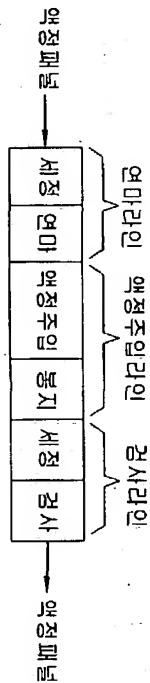
【도 5】



【표 6a】



【도 6b】



【도 7】

